

9S12XS128 开发包

研制单位: 清华大学Freescale MCU/DSP 应用开发研究中心

产品简介: 9S12XS128核心系统，支持串口调试下载、BDM调试下载，有扩展接口进行二次开发，支持ucos。

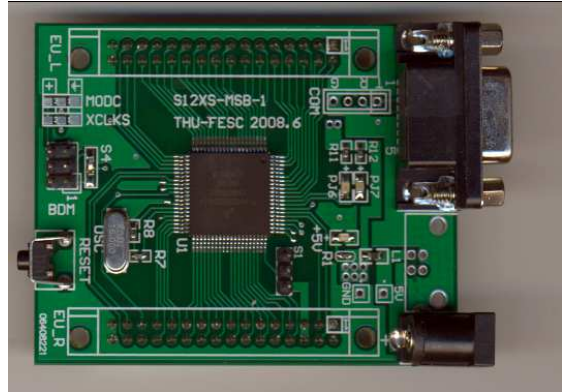
适用对象: 研究生教学，项目开发

主要特性:

- S12X CPU@40MHz 的总线速度，
- 64KB、128KB 和 256KB 闪存选项，均带有错误校正码 (ECC)
- 带有 ECC 的、4KB 至 8KB DataFlash，用于实现数据或程序存储
- 可配置 8-、10- 或 12- 位模数转换器 (ADC)，可以实现 $3\mu s$ 的转换时间
- 支持控制局域网 (CAN)、本地互联网 (LIN) 和串行外设接口 (SPI) 协议
- 带有 16-位计数器的、8-通道定时器
- 出色的 EMC/运行和停止电流性能

清单:

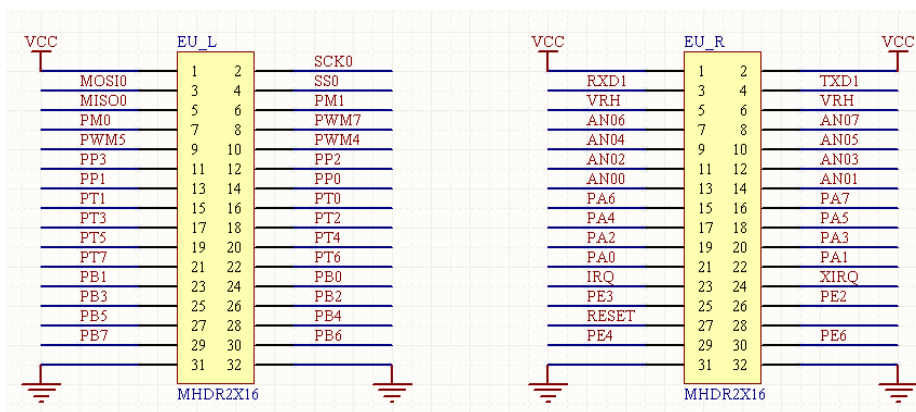
9S12XS128核心板、BDM、USB连接线、专用串口线、5V电源、资料光盘、接线



清华大学 Freescale MCU/DSP 应用开发研究中心
Tsinghua Freescale MCU/DSP Application Center



管脚定义说明



EU_L			EU_R				
信号定义	引脚编号		信号定义	引脚编号		信号定义	
VCC	1	2	SCK0	1	2	VCC	
MOSIO	3	4	SS0	3	4	TXD1	
MISO0	5	6	PM1	5	6	VRH	
PM0	7	8	PWM7	7	8	AN07	
PWM5	9	10	PWM4	9	10	AN05	
PP3	11	12	PP2	11	12	AN03	
PP1	13	14	PP0	13	14	AN01	
PT1	15	16	PT0	15	16	PA7	
PT3	17	18	PT2	17	18	PA5	
PT5	19	20	PT4	19	20	PA3	
PT7	21	22	PT6	21	22	PA1	
PB1	23	24	PB0	23	24	XIRQ	
PB3	25	26	PB2	25	26	PE2	
PB5	27	28	PB4	RESET	27	NC	
PB7	29	30	PB6	PE4	29	PE6	
GND	31	32	GND	GND	31	32	GND

表例说明：

引脚定义顺序为板面正视图顺序

VCC 为主电源，S12XS128 系统中使用 5V

GND 为逻辑地

NC 表示没有连接

EU_L 到 EU_R 的间距为 1800 mil

